

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-220950

(43)Date of publication of application : 30.09.1991

(51)Int.Cl.

H04L 27/22

(21)Application number : 02-016414

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 26.01.1990

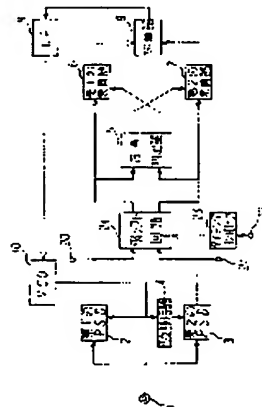
(72)Inventor : ISHIZU FUMIO

## (54) DEMODULATOR FOR $\pi/4$ SHIFT QPSK SIGNAL

### (57)Abstract:

PURPOSE: To attain the synchronization detection of a  $\pi/4$  shift QPSK signal by providing a  $-\pi/4$  shift circuit so as to eliminate the  $\pi/4$  shift component of an inputted  $\pi/4$  shift QPSK signal.

CONSTITUTION: A  $-\pi/4$  shift circuit 24 is provided in a 4-phase modulation signal (QPSK signal) discrimination feedback type COSTAS loop as a conventional demodulator. Then the  $-\pi/4$  shift circuit 24 rotates the phase of output signals from 1st and 2nd phase comparators (PSD) 2, 3 inputted to a code discriminator 5 by 0 or  $-\pi/4$  alternately for each symbol period so as to eliminate a  $\pi/4$  shift component of a  $\pi/4$  shift QPSK signal to be inputted. Thus, even when a  $\pi/4$  shift QPSK signal is inputted to a QPSK signal discrimination feedback type COSTAS loop, demodulation is attained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-220950

⑬ Int.Cl.<sup>5</sup>  
H 04 L 27/22

識別記号 庁内整理番号  
B 7240-5K

⑭ 公開 平成3年(1991)9月30日

審査請求 未請求 請求項の数 1 (全10頁)

⑮ 発明の名称  $\pi/4$ シフトQPSK信号の復調装置

⑯ 特 願 平2-16414

⑰ 出 願 平2(1990)1月26日

⑱ 発 明 者 石 津 文 雄 神奈川県鎌倉市大船5丁目1番1号 三菱電機株式会社通信システム研究所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 田澤 博昭 外2名

明 細 書

1. 発明の名称

$\pi/4$ シフトQPSK信号の復調装置

2. 特許請求の範囲

$\pi/4$ シフトQPSK信号を入力し、基準信号と位相比較する第1の位相比較器と、前記 $\pi/4$ シフトQPSK信号を入力し、前記基準信号を $\pi/2$ 移相した信号と位相比較する第2の位相比較器と、前記第1及び第2の位相比較器の出力信号をそれぞれ入力し、シンボル同期で該出力信号の位相を0、あるいは $-\pi/4$ だけ交互に位相回転する $-\pi/4$ シフト回路と、前記 $-\pi/4$ シフト回路の2つの出力信号を入力し、該2つの出力信号の符号をそれぞれ判定する符号判定器と、前記 $-\pi/4$ シフト回路の一方の出力信号と前記符号判定器の出力である他方の出力信号の符号とをそれぞれ乗算する第1及び第2の乗算器と、前記第1及び第2の乗算器の出力信号を加算する加算器と、前記加算器の出力信号を帯域制限するローパスフィルタと、前記ローパスフィルタにより帯域制限

された加算器の出力信号に応じて、前記基準信号の発振周波数を変更する電圧制御発振器とを備えた $\pi/4$ シフトQPSK信号の復調装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、 $\pi/4$ シフトQPSK信号を復調する $\pi/4$ シフトQPSK信号の復調装置に関するものである。

(従来の技術)

第10図は従来の復調装置としての4位相変調信号(以下、QPSK信号という)用特定構造型コスタスループの構成を示すブロック図であり、図において、1はQPSK信号の入力端子、2は入力信号と基準信号とを位相比較する第1の位相比較器(以下、第1のPSDという)、3は入力信号と基準信号を $\pi/2$ 移相した信号とを位相比較する第2の位相比較器(以下、第2のPSDという)、4は基準信号を $\pi/2$ 移相する $\pi/2$ 移相器、5は前記第1及び第2のPSD2、3の出力信号の符号を判定する符号判定器、6は前記第

1のPSD2の出力信号と前記符号判定器5から出力される第2のPSD3の出力信号の符号とを乗算する第1の乗算器、7は前記第2のPSD3の出力信号と前記符号判定器5から出力される第1のPSD2の出力信号の符号とを乗算する第2の乗算器、8は前記第1及び第2の乗算器6、7の出力信号を加算する加算器、9は前記加算器8の出力信号を帯域制御するループフィルタ(以下、LFという)、10は前記LF9で帯域制御された加算信号に応じて、発振周波数が制御される電圧制御発振器(以下、VCOという)、11、12は出力端子である。

次に動作について説明する。受信されたQPSK信号は入力端子1に輸入される。この入力信号は分岐され、一方は第1のPSD2に、他方は第2のPSD3に輸入される。そして第1のPSD2に輸入された入力信号はVCO10の出力信号(基準信号)によって位相検波され、同時に第2のPSD3に輸入された入力信号も $\pi/2$ 移相器4の出力信号(基準信号の位相を $\pi/2$ だけずら

した信号)によって位相検波される。

いま、入力端子1に第(1)式で表されるQPSK信号が入力されたとする。

$$s(t) = A \sin \{ \omega_c t + (2k(t) + 1) \pi / 4 + \theta_c \} \quad \dots \dots (1)$$

この第(1)式において、Aは入力信号の振幅、 $\omega_c$ はその中心角速度、 $\theta_c$ はその初期位相、そして $k(t)$ は変調信号を表現するもので、そのクロック同期ごとに変化するP、Q2チャンネルの変調信号の組合(1, 1), (1, 0), (0, 0), (0, 1)に応じて、それぞれ $k(t) = 0$ ,  $k(t) = 1$ ,  $k(t) = 2$ ,  $k(t) = 3$ の値をとるものとする。

一方、VCO10の出力信号は第(2)式で表される。

$$V(t) = 2 \cos(\omega_v t + \theta_v) \quad \dots \dots (2)$$

この第2式において、係数2はVCO10出力信号の振幅、 $\omega_v$ はその中心角速度、 $\theta_v$ は初期位相である。

ここで第1のPSD2の出力信号は上記2つの

信号の積の低域成分で与えられる。これを $P_1(t)$ とすると、

$$P_1(t) = A \sin \{ (\omega_c - \omega_v) t + (2k(t) + 1) \pi / 4 + (\theta_c - \theta_v) \} \quad \dots (3)$$

さらにこの第(3)式において $\omega_c = \omega_v$ とすると第(4)式のようになり、この出力信号は第12図(a)のようになる。

$$P_1(t) = A \sin \{ (2k(t) + 1) \pi / 4 + (\theta_c - \theta_v) \} \quad \dots \dots (4)$$

一方、 $\pi/2$ 移相器4の出力信号は第(5)式で与えられる。

$$V_2(t) = 2 \sin(\omega_v t + \theta_v) \quad \dots \dots (5)$$

ここで、第(5)式の信号は第2のPSD3に輸入され、 $\omega_c = \omega_v$ としたときの出力信号は第(6)式で表され、第12図(b)のようになる。

$$P_2(t) = A \cos \{ (2k(t) + 1) \pi / 4 + (\theta_c - \theta_v) \} \quad \dots \dots (6)$$

さて、第1のPSD2の出力信号は2つに分岐され、一方は第1の乗算器6に、他方は符号判定器5に輸入される。同時に、第2のPSD3の出

力信号も2つに分岐され、一方は第2の乗算器7に、他方は符号判定器5に輸入される。

ここで、符号判定器5の構成を第11図を用いて説明する。符号判定器5は2つの入力信号端子5a、5bと、2つのコンパレータ5c、5dと、2つの出力信号端子5e、5fとから構成されている。ここでいうコンパレータは入力信号の符号を判定するもので、入力信号を $X(t)$ 、出力信号を $Y(t)$ としたとき、その機能を第(7)式で表すことができる。

$$Y(t) = \begin{cases} 1 & X(t) \geq 0 \\ -1 & X(t) < 0 \end{cases} \quad \dots \dots (7)$$

こうして第1の乗算器6の他方の入力には第(6)式の信号の符号が入力され、第2の乗算器7の他方の入力には第(4)式の符号が入力される。

ここで、第1の乗算器6の出力信号を $V_{11}(t)$ とすると、第1の乗算器6の出力信号は第(8)式で表され、第12図(c)のようになる。

$$\left. \begin{aligned} V_{w1}(t) &= A \sin \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 0 \\ &= A \cos \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 1 \\ &= A \sin \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 2 \\ &= A \cos \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 3 \end{aligned} \right\} \dots (8)$$

同様に、第2の乗算器7の出力信号を $V_{w2}(t)$ とすると、第2の乗算器7の出力信号は第(9)式で表され、第12図(d)のようになる。

$$\left. \begin{aligned} V_{w2}(t) &= A \cos \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 0 \\ &= A \sin \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 1 \\ &= A \cos \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 2 \\ &= A \sin \{ \pi/4 + (\theta_1 - \theta_0) \} k(t) = 3 \end{aligned} \right\} \dots (9)$$

次に加算器8において第(8)式から第(9)式を引くと、その出力信号 $e_o(t)$ は $k(t)$ の値にかかわらず第(10)式で表され、第12図(e)のようになる。

$$\begin{aligned} e_o(t) &= A \sin \{ \pi/4 + (\theta_1 - \theta_0) \} \\ &\quad - A \cos \{ \pi/4 + (\theta_1 - \theta_0) \} \\ &= \sqrt{2} A \sin(\theta_1 - \theta_0) \dots (10) \end{aligned}$$

この $e_o(t)$ は位相誤差電圧と称され、LPS

される $\pi/4$ シフトQPSK信号を入力すると、VCOの出力が交互に、

$$V(t) = 2 \cos(\omega_c t + \theta_1 + n\pi/2) \dots (11)$$

$$n = 0, 1, 2, 3$$

と、

$$V(t) = 2 \cos(\omega_c t + \theta_1 + n\pi/2 + \pi/4) \dots (12)$$

$$n = 0, 1, 2, 3$$

に収束するように制御されるので、入力信号( $\pi/4$ シフトQPSK信号)に同期できないという課題があった。

この発明は上記のような課題を解消するためになされたもので、QPSK信号用判定帰還型コストスループに $\pi/4$ シフトQPSK信号を入力する場合でも、第(11)式、第(12)式のどちらか一方へ安定して収束し、復調可能な $\pi/4$ シフトQPSK信号の復調装置を得ることを目的とする。

(課題を解決するための手段)

この発明に係る $\pi/4$ シフトQPSK信号の復調装置は、従来の復調装置としてのQPSK信号用判定帰還型コストスループに $\pi/4$ シフト

を通して(帰還制御されて)VCO10の周波数制御端子に入力され、 $\theta_1 = \theta_0$ になるように制御される。この時のVCO10の出力信号は第(11)式で表される。

$$V(t) = 2 \cos(\omega_c t + \theta_1 + n\pi/2) \dots (11)$$

$$n = 0, 1, 2, 3$$

これは、再生基準波送波(基準信号)とよばれ、入力信号と同期している。cosの中の $n\pi/2$ の項は同期した位相の曖昧さを示すものであり、 $n$ は等確率で0, 1, 2, 3のいずれかに落ち着く。

なお、上記のようなQPSK信号用判定帰還型コストスループについては、フロイド・エム・ガードナー(Floyd H. Gardner)著、ジョン・ワイリー・アンド・サンズ(JOHN WILEY & SONS)社発行、「フェイズロック・テクニック(Phase-lock Techniques)」, P.223にも示されている。

(発明が解決しようとする課題)

従来の復調装置としてのQPSK信号用判定帰還型コストスループは以上のように構成されているので、1シンボルごとに位相が $\pi/4$ シフトさ

る問題を設け、この $\pi/4$ シフト問題を符号判定器に入力される第1及び第2のPSDからの出力信号を、シンボル同期ごとに0、あるいは $-\pi/4$ だけ交互に位相回転させ、入力される $\pi/4$ シフトQPSK信号の $\pi/4$ シフト成分を除去するようにしたもののである。

(作用)

この発明における $-\pi/4$ シフト問題は、第1及び第2のPSDからの出力信号を、シンボル同期で0、あるいは $-\pi/4$ だけ交互に位相回転させることで、入力される $\pi/4$ シフトQPSK信号の $\pi/4$ シフト成分を除去する。

(実施例)

以下、この発明の一実施例を図について説明する。

第1図はこの発明の第1の実施例による $\pi/4$ シフトQPSK信号の復調装置の構成を示すブロック図であり、従来の復調装置としてのQPSK信号用判定帰還型コストスループと同一または相当部分には同一符号を付して説明を省略する。

図において、20、21は第1及び第2のPSD2、3からの出力信号を外部へ出力するための出力端子、22はシンボルクロックの入力端子、23は前記入力端子22からシンボルクロックを入力して、シンボル同期ごとにイネーブル信号及びディセーブル信号を交互に出力するタイミングコントローラ、24は前記タイミングコントローラ23から出力されるイネーブル信号を入力すると、第1及び第2のPSD2、3の出力信号を $-\pi/4$ だけ位相回転させ、前記タイミングコントローラ23から出力されるディセーブル信号を入力すると、第1及び第2のPSD2、3の出力信号を0位相回転（そのまま出力）する $-\pi/4$ シフト回路である。

次にこの第1の実施例の動作について説明する。

入力端子1から入力された入力信号（ $-\pi/4$ シフトQPSK信号）はまず2つに分岐され、第1及び第2のPSD2、3にそれぞれ入力される。いま、入力信号 $S_{m/s}(t)$ が式(13)式で表されるものとする、

$$S_{m/s}(t) = A \sin(\omega_c t + \alpha_s + \theta_s) \quad (13)$$

$\alpha_s$ は以下のような信号の位相を表し、 $\pi/4$ シフトQPSK信号の位相変遷状態は第2図のようになる。

$$\alpha_s \in \{0, \pi/2, \pi, 3\pi/2\} \quad \text{for } k = \text{odd (奇数)}$$

$$\alpha_s \in \{\pi/4, 3\pi/4, 5\pi/4, 7\pi/4\} \quad \text{for } k = \text{even (偶数)}$$

また、VCO10の出力は従来例と同様に第10式で表されるものとし、ここで第1のPSD2の出力信号 $P_{m/s,1}(t)$ は前記第12及び第13式の値域成分で与えられ、 $\omega_s = \omega_c$ の場合、

$$P_{m/s,1}(t) = A \sin\{\alpha_s + (\theta_s - \theta_c)\} \quad (14)$$

となり、一方、第2のPSD3の出力信号 $P_{m/s,2}(t)$ は第15式で表される。

$$P_{m/s,2}(t) = A \cos\{\alpha_s + (\theta_s - \theta_c)\} \quad (15)$$

この第1及び第2のPSD2、3の出力信号はタイミングコントローラ23で制御される $-\pi/4$ シフト回路24に入力される。この $-\pi/4$ シフト回路24は前記タイミングコントローラ23からシンボル同期で交互にイネーブル信号、あるいはディセーブル信号が入力され、イネーブル信号

を入力すると前記第1及び第2のPSD2、3の出力信号を $-\pi/4$ 位相回転させ、ディセーブル信号を入力するとそのまま出力する。

いま、タイミングコントローラ23が $k = \text{odd}$ の場合イネーブル信号を出力し、 $k = \text{even}$ の場合ディセーブル信号を出力するものとする、 $-\pi/4$ シフト回路24の出力信号 $V_{m/s,1}(t)$ （入力信号 $P_{m/s,1}(t)$ に対する出力信号）、 $V_{m/s,2}(t)$ （入力信号 $P_{m/s,2}(t)$ に対する出力信号）は第16及び第17式のように表され、 $\theta_s = \theta_c$ の場合の $-\pi/4$ シフト回路24の動作による位相変移状態は第3図(a)のように、また、 $-\pi/4$ シフト回路24の出力信号の位相変移状態は第3図(b)のようになる。

$$V_{m/s,1}(t) = A \sin\{\theta_s + (\theta_s - \theta_c)\} \quad (16)$$

$$V_{m/s,2}(t) = A \cos\{\theta_s + (\theta_s - \theta_c)\} \quad (17)$$

$$\text{ここで、}\theta_s \in \{\pi/4, 3\pi/4, 5\pi/4, 7\pi/4\}$$

この $-\pi/4$ シフト回路24の出力である第16式及び第17式は従来例の第40及び第41式とそれぞれ一致しているので、加算器8の出力は従

来例と同様に第10式で表される。

そして、加算器8の出力信号 $e_s(t)$ （第10式）はLF9を通して（帯域制限されて）VCO10に入力され、このVCO10で $\theta_c = \theta_s$ となるように発振周波数が制御される。この時のVCO10の出力信号（基準信号）は従来例と同様に第11式で表される。

次に、タイミングコントローラ23が $k = \text{even}$ の場合イネーブル信号を出力し、 $k = \text{odd}$ の場合ディセーブル信号を出力するものとする、 $-\pi/4$ シフト回路24の出力信号 $W_{m/s,1}(t)$ （入力信号 $P_{m/s,1}(t)$ に対する出力信号）、 $W_{m/s,2}(t)$ （入力信号 $P_{m/s,2}(t)$ に対する出力信号）は第18及び第19式のように表され、 $\theta_s = \theta_c$ の場合の $-\pi/4$ シフト回路24の動作による位相変移状態は第4図(a)のように、また、 $-\pi/4$ シフト回路24の出力信号の位相変移状態は第4図(b)のようになる。

$$W_{m/s,1}(t) = A \sin\{\theta_s + (\theta_s - \theta_c)\} \quad (18)$$

$$W_{m/s,2}(t) = A \cos\{\theta_s + (\theta_s - \theta_c)\} \quad (19)$$

特開平3-220950 (5)

ここで、 $\gamma_n \in \{0, \pi/2, \pi, 3\pi/2\}$

この $-\pi/4$ シフト回路24の出力信号である第(18)及び第(19)式は、従来例の第(4)及び第(5)式を $-\pi/4$ だけ位相回転させたものであり、よって、加算器8の出力信号 $e_{s,k}(t)$ は第(20)式で表され、この出力信号 $e_{s,k}(t)$ の制御電圧は第5図のようになる。

$$e_{s,k}(t) = \sqrt{2} A \sin(\theta_s - \theta_c - \pi/4) \dots (20)$$

そして、この加算器8の出力信号 $e_{s,k}(t)$ はL F 9を通して(帯域制限されて)V C O 1 0に入力され、このV C O 1 0で $\theta_s - \theta_c$ になるように発振周波数が制御される。この時のV C O 1 0の出力信号 $V_c(t)$ は第(21)式で表される。

$$V_c(t) = 2 \cos \{ \omega_c t + \theta_s + (2m+1) \cdot \pi/4 \} \dots (21)$$

$$m = 0, 1, 2, 3$$

このV C O 1 0の出力信号 $V_c(t)$ は第(11)式と同様に、第4図(b)に示す再生基準波逆波(基準信号)と呼ばれ、入力信号と同相している。

以上のようにV C O 1 0の出力信号は第(11)式( $k = \text{odd}$ で $-\pi/4$ だけ位相回転させる)、あ

るいは第(21)式( $k = \text{even}$ で $-\pi/4$ だけ位相回転させる)に収束し、よって第(11)式あるいは第(21)式を基準信号として出力端子20、21から安定した $\pi/4$ シフトQ P S K信号の復調波形(信号)を取り出すことが可能となる。

なお、上記実施例では、第1及び第2のP S D 2、3の出力信号を $-\pi/4$ シフト回路24に入力するように構成したが、加算器8の出力信号を $-\pi/4$ シフト回路24に入力するように構成しても同様の効果を得る。

第6図はこの発明の第2の実施例による $\pi/4$ シフトQ P S K信号の復調装置の構成を示した図であり、第1の実施例(第1図)において、第1及び第2のP S D 2、3の出力信号を入力していた $-\pi/4$ シフト回路24を、加算器8の出力信号を入力するように構成したものである。

次にこの第2の実施例の動作について説明する。

入力端子1に $\pi/4$ シフトQ P S K信号が入力されると、加算器8の出力信号は第(13)式において、 $k = \text{odd}$ の場合と $k = \text{even}$ の場合とで異なり、

$k = \text{even}$ の場合は第7図(a)のようになり、 $k = \text{odd}$ の場合は第7図(b)のようになる。この加算器8の出力信号とタイミングコントローラ23で制御される $-\pi/4$ シフト回路24に入力すること、 $-\pi/4$ シフト回路24の出力信号は第7図(a)、あるいは第7図(b)のどちらかに収束し、V C O 1 0の出力信号は第(11)式あるいは第(21)式のどちらかへ落ち着くので、該V C O 1 0の出力信号を基準信号とする同期検波復調が可能となる。

また、上記第1及び第2の実施例では従来の復調装置としてのQ P S K信号用判定遅延型コストスループ(第10図)に $-\pi/4$ シフト回路24を設けた構成を示したが、4遅延P L L回路に符号反転器を設けて構成しても同様の効果を得る。

第8図はこの発明の第3の実施例による $\pi/4$ シフトQ P S K信号の復調装置の構成を示すブロック図であり、第1及び第2の実施例(第1図及び第6図)における各構成部と同一または相当部

分に同一符号を付して説明を省略する。

図において、30は入力端子1から入力される $\pi/4$ シフトQ P S K信号を4倍する4遅延器、31は前記4遅延器30により増幅された入力信号とV C O 1 0から出力される基準信号とを位相比較する第3のP S D、32は前記第3のP S D 31の出力信号の符号を、タイミングコントローラ23のシンボル同期での制御により反転させる符号反転器、33はL F、34はV C O、35はV C O 34から出力される基準信号を4分周する4分周器である。

次にこの第3の実施例の動作について説明する。

入力端子1に入力された $\pi/4$ シフトQ P S K信号は2つに分岐され、それぞれ4遅延器30、第1のP S D 2、第2のP S D 3に入力される。いま、入力信号 $S_{s,k}(t)$ を第1の実施例と同様(第(13)式)とすると、この入力信号は4遅延器30で4遅延され、第(30)式のように変えられる出力信号 $S_{s,k}(t)$ を出力する。

$$\begin{aligned}
 S_{k,1}(t) &= A^2 \sin^2(\omega_0 t + \alpha_0 + \theta_1) \\
 &\quad - K \cos(4(\omega_0 t + \alpha_0 + \theta_1)) \\
 &\quad - K \cos(4(\omega_0 t + 4\theta_1 + \pi)) \dots (30) \\
 \text{ただし、} \theta_1 &= 0 \quad (k = \text{odd}) \\
 &= \pi \quad (k = \text{even}) \\
 K &= A^4/8
 \end{aligned}$$

また、4 乗倍の周波数成分以外は簡単のため除去されているものとする。

次に、VCO34 の出力信号  $V_{k,1}(t)$  は第(31)式で表される。

$$V_{k,1}(t) = -2 \sin(4\omega_0 t + 4\theta_1 + \pi) \dots (31)$$

この 4 乗倍器 30 の出力信号及び VCO34 の出力信号を入力する第 3 の PSD31 の出力信号  $P_3(t)$  は第(32)式のように前記 2 信号の積で表され、 $k = \text{odd}$  の場合の出力信号は第 9 図(a)、 $k = \text{even}$  の場合の出力信号は第 9 図(b) のようになる。

$$\begin{aligned}
 P_3(t) &= S_{k,1}(t) \times V_{k,1}(t) \\
 &= K \sin(4(\theta_1 - \theta_0) + \pi) \dots (32)
 \end{aligned}$$

ただし、 $\omega_0 = \omega_1$  で、高調波成分は除去され

$$V_{k,1}(t) = -2 \sin(4\omega_0 t + 4\theta_1 + \pi) \dots (34)$$

そして、この VCO34 の出力信号は 4 分周器 35 に入力され、第(35)式のような 4 分周された出力信号  $V_{k,2}(t)$  を出力する。

$$\begin{aligned}
 V_{k,2}(t) &= -2 \sin\{\omega_0 t + \theta_1 + (2m+1)\pi/4\} \\
 m &= 0, 1, 2, 3 \\
 &= 2 \cos\{\omega_0 t + \theta_1 + (2l+1)\pi/4\} \dots (35) \\
 l &= 0, 1, 2, 3
 \end{aligned}$$

また、同様に、タイミングコントローラが  $k = \text{odd}$  の場合にディセーブル信号を出力し、 $k = \text{even}$  の場合にイネーブル信号を出力するとしたときの前記 4 分周器 35 の出力信号  $V_{k,2}(t)$  は第(36)式のように表される。

$$\begin{aligned}
 V_{k,2}(t) &= 2 \cos(\omega_0 t + \theta_1 + j\pi/2) \dots (36) \\
 j &= 0, 1, 2, 3
 \end{aligned}$$

以上のことから明らかなように、4 分周器 35 の出力信号を表す第(35)及び第(36)式は第(11)及び第(20)式と一致しており、基準信号となる。そして、この基準信号は 2 つに分岐され、一方は第 1 の PSD2 へ、他方は  $\pi/2$  移相器 4 を通っ

ているものとする。

さらに、この第 3 の PSD31 の出力信号は符号反転器 32 に入力されるが、この符号反転器 32 では、タイミングコントローラ 23 からシンボル同期で交互にイネーブル信号とディセーブル信号を入力し、該イネーブル信号を入力した場合、該入力信号(第 3 の PSD31 の出力信号)の符号を反転し、ディセーブル信号を入力した場合にはそのまま出力する。

いま、タイミングコントローラ 23 が  $k = \text{odd}$  の場合にイネーブル信号を出力し、 $k = \text{even}$  の場合にディセーブル信号を出力するものとする、該符号反転器 32 の出力信号  $V_{k,3}(t)$  は第(33)式のように表される。

$$V_{k,3}(t) = K \sin[4(\theta_1 - \theta_0) + \pi] \dots (33)$$

この符号反転器 32 の出力信号は LF33 を通して(帯域制御されて) VCO34 に入力され、この VCO34 で  $\theta_1 = \theta_0$  になるように発振周波数を制御することで該 VCO34 の出力信号  $V_{k,1}(t)$  は第(34)式のように収束する。

で第 2 の PSD3 へ入力され、それぞれ入力信号( $\pi/4$  シフト QPSK 信号)と位相比較されて、出力端子 20、21 から入力された  $\pi/4$  シフト QPSK 信号の復調波形(信号)出力される。

#### (発明の効果)

以上のように、この発明によれば、従来の QPSK 信号用判定帰還型コストスループにシングル同期で交互に 0、あるいは  $-\pi/4$  位相回転させる  $-\pi/4$  シフト回路を設け、入力される  $\pi/4$  シフト QPSK 信号の  $\pi/4$  シフト成分を除去するようにしたので、 $\pi/2$  位相ごとに安定点を有し、該  $\pi/4$  シフト QPSK 信号の同期検波復調を可能にする  $\pi/4$  シフト QPSK 信号の復調装置が得られるという効果がある。

#### 4. 図面の簡単な説明

第 1 図はこの発明の第 1 の実施例による復調装置の構成を示すブロック図、第 2 図は入力される  $\pi/4$  シフト QPSK 信号の位相遷移状態を示す図、第 3 図はこの発明の第 1 の実施例における  $-\pi/4$  シフト回路の  $k = \text{odd}$  でイネーブル信号

特開平3-220850 (7)

を入力する場合の動作及び出力信号の位相遷移状態を示す図、第4図はこの発明の第1の実施例における $-\pi/4$ シフト回路の $k=\text{even}$ でイネーブル信号を入力する場合の動作及び出力信号の位相遷移状態を示す図、第5図はこの発明の第1の実施例における加算器の出力信号を示す図、第6図はこの発明の第2の実施例による復調装置の構成を示すブロック図、第7図はこの発明の第2の実施例における加算器の出力信号を示す図、第8図はこの発明の第3の実施例による復調装置の構成を示すブロック図、第9図はこの発明の第3の実施例による第3のPSDの出力信号を示す図、第10図は従来の復調装置としてのQPSK信号用判定帰還型コスタスループの構成を示すブロック図、第11図はQPSK信号用判定帰還型コスタスループにおける符号判定器の構成を示すブロック図、第12図はQPSK信号用判定帰還型コスタスループにおける各構成部の出力波形を示す図である。

図において、2、3は第1及び第2のPSD、

4は $\pi/2$ 移相器、5は符号判定器、6、7は第1及び第2の乗算器、8は加算器、9はLF、10はVCO、24は $-\pi/4$ シフト回路である。

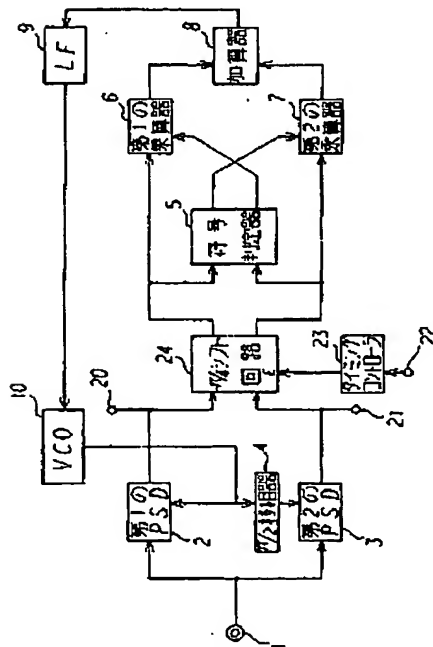
なお、図中、同一符号は同一、又は相当部分を示す。

特許出願人 三菱電機株式会社

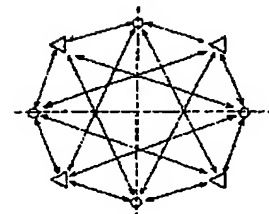
代理人 弁護士 田澤博昭  
(外2名)



第1図

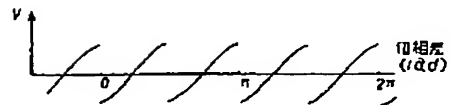


第2図



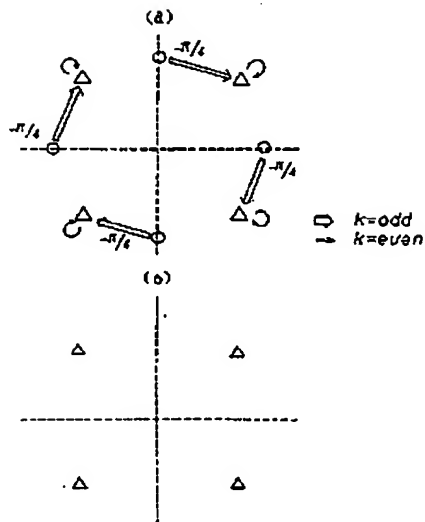
○ :  $k=\text{odd}$   
△ :  $k=\text{even}$

第5図

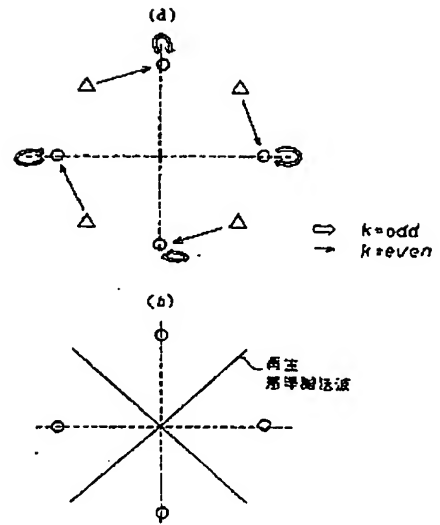




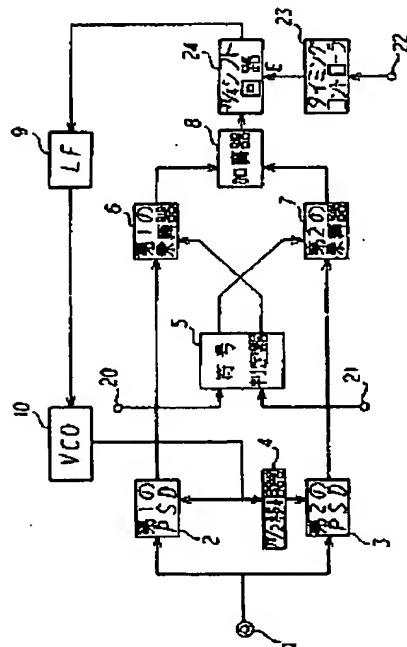
第 3 図



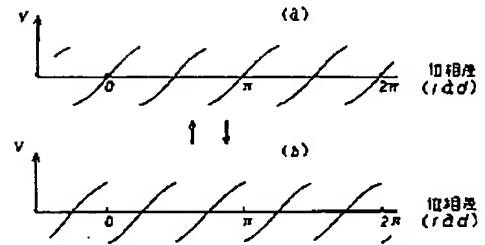
第 4 図



第 6 図



第 7 図



第 9 図

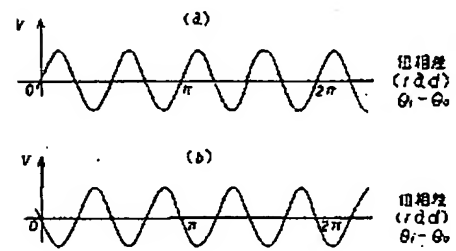


図 8

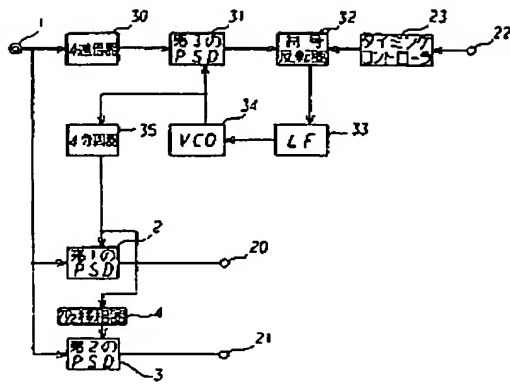


図 11

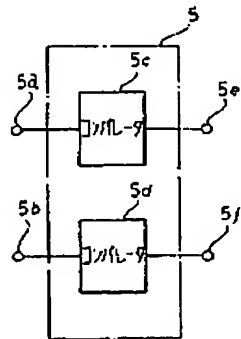


図 10

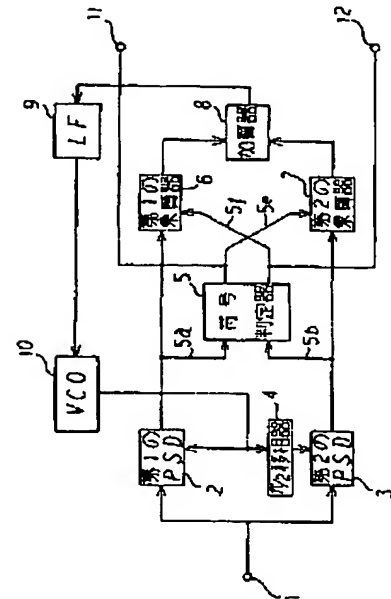
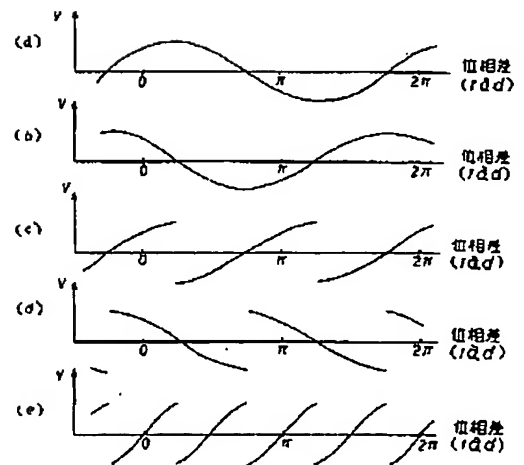


図 12



手 続 補 正 書 (自 記)

平成 年 月 日 2.7.12

適

特許庁長官殿

1. 事件の表示 特願 平2-16414号

2. 発明の名称

 $\pi/4$ シフトQPSK信号の復調装置

3. 補正をする者

事件との関係 特許出願人  
住 所 東京都千代田区九の内二丁目2番3号  
名 称 (601)三愛電機株式会社  
代表者 志 岐 守 哉

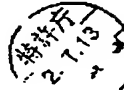
4. 代 理 人

郵便番号 105  
住 所 東京都港区西新橋1丁目4番10号  
第3ビル3階・5階  
氏 名 (6647)井原士 田 澤 修 昭  
電話 03(591)5095番



5. 補正の対象

- (1) 明細書の特許請求の範囲の欄  
(2) 明細書の発明の詳細な説明の欄



補正後の特許請求の範囲

$\pi/4$ シフトQPSK信号を入力し、基準信号と位相比較する第1の位相比較器と、前記 $\pi/4$ シフトQPSK信号を入力し、前記基準信号を $\pi/2$ 移相した信号と位相比較する第2の位相比較器と、前記第1及び第2の位相比較器の出力信号をそれぞれ入力し、シンボル同期で該出力信号の位相をり、あるいは $-\pi/4$ だけ交互に位相回転する $-\pi/4$ シフト回路と、前記 $-\pi/4$ シフト回路の2つの出力信号を入力し、該2つの出力信号の符号をそれぞれ判定する符号判定器と、前記 $-\pi/4$ シフト回路の一方の出力信号と前記符号判定器の出力である他方の出力信号の符号とをそれぞれ乗算する第1及び第2の乗算器と、前記第1及び第2の乗算器の出力信号を加算する加算器と、前記加算器の出力信号を帯域制限するループフィルタと、前記ループフィルタにより帯域制限された加算器の出力信号に応じて、前記基準信号の発振周波数を変更する周波数制御発振器とを備えた $\pi/4$ シフトQPSK信号の復調装置。

6. 補正の内容

- (1) 別紙の通り特許請求の範囲を補正する。  
(2) 明細書をつぎのとおり訂正する。

7. 添付書類の目録

補正後の特許請求の範囲を記載した書面

1 通

以 上

ページ	行	訂 正 前	訂 正 後
3	8	帯域制限	帯域制限
3	9	帯域制限	帯域制限
8	1	帯域制限	帯域制限
14	3	帯域制限	帯域制限
14	12	力信号P.(t)	入力信号P.(t)
15	10	帯域制限	帯域制限

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**